

SEMICONDUCTOR ELEMENT

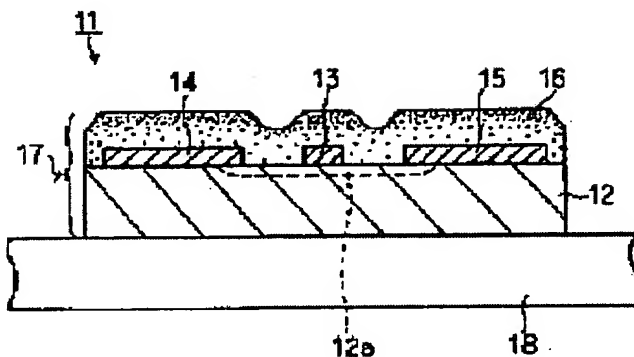
Patent number: JP10032213
Publication date: 1998-02-03
Inventor: INOUE DAIJIRO; MURAI SHIGEYUKI; TOMINAGA HISAAKI; HIRANO HITOSHI; KURAMOTO KEIICHI; DOMOTO YOICHI
Applicant: SANYO ELECTRIC CO LTD
Classification:
- **international:** H01L21/338; H01L29/812; H01L21/314; H01L23/34
- **europaen:**
Application number: JP19960187651 19960717
Priority number(s):

Report a data error here

Abstract of JP10032213

PROBLEM TO BE SOLVED: To provide a semiconductor element having a structure which is unlikely to cause deterioration in properties and enables effective heat radiation from the surface side of the element, by providing a protective layer having a carbon film of an amorphous structure above a heating portion of a semiconductor layer.

SOLUTION: A semiconductor element has a semiconductor layer 12, electrodes 13-15 formed on the semiconductor layer 12, and a protective layer formed to cover the electrodes 13-15 on the semiconductor layer 12. In such a semiconductor element 11, the protective layer has a carbon film 16 of an amorphous structure at least above a heating portion of the semiconductor layer 12. For example, in the semiconductor element 11 having a structure in which the gate electrode 13, the source electrode 14 and the drain electrode 15 are formed on the semiconductor layer 12, the carbon film 16 having an amorphous structure with a thickness of approximately 3000-10000Å is formed on the semiconductor layer 12. The carbon film 16 having the amorphous structure has a gradient function structure in the direction of thickness so that the hydrogen content density is higher on the side of the semiconductor layer 12 than on the side of the element surface.



Data supplied from the *esp@cenet* database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-32213

(43) 公開日 平成10年(1998) 2月3日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/338	9447-4M	H 0 1 L 29/80	B
	29/812		21/314	A
	21/314		23/34	A
	23/34			

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願平8-187651

(22) 出願日 平成8年(1996) 7月17日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2丁目 5番 5号

(72) 発明者 井上 大二朗

大阪府守口市京阪本通 2丁目 5番 5号 三
洋電機株式会社内

(72) 発明者 村井 成行

大阪府守口市京阪本通 2丁目 5番 5号 三
洋電機株式会社内

(72) 発明者 富永 久昭

大阪府守口市京阪本通 2丁目 5番 5号 三
洋電機株式会社内

(74) 代理人 弁理士 目次 誠 (外 1 名)

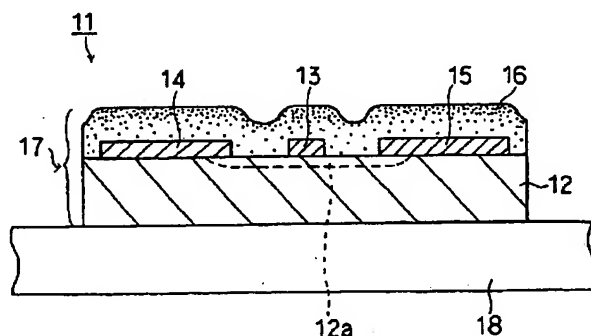
最終頁に続く

(54) 【発明の名称】 半導体素子

(57) 【要約】

【課題】 素子表面側から発熱部の熱を効果的に放散し得る構造を備えた半導体素子を提供する。

【解決手段】 半導体層 12 上にゲート電極 13、ソース電極 14 及びドレイン電極 15 を形成し、半導体層 12 の表面を保護層で被覆してなる半導体素子 11 において、保護層として、非晶質構造を有する炭素膜 16 を用いたことを特徴とする半導体素子 11。



【特許請求の範囲】

【請求項1】 半導体層と、半導体層上に形成された電極と、前記半導体層上の電極を被覆するように形成された保護層とを備える半導体素子において、前記半導体層の少なくとも発熱部分の上方において、前記保護層が非晶質構造を有する炭素膜を有することを特徴とする、半導体素子。

【請求項2】 前記非晶質構造を有する炭素膜において、表面側に比べて半導体層側が水素含有濃度が高くなるように傾斜機能構造が設けられている、請求項1に記載の半導体素子。

【請求項3】 前記非晶質構造を有する炭素膜と前記半導体層との間に絶縁材料よりなる中間層が形成されており、中間層及び非晶質構造を有する炭素膜により前記保護層が構成されている、請求項1または2に記載の半導体素子。

【請求項4】 前記半導体素子が電界効果型トランジスタであり、半導体層上に前記電極としてゲート電極、ドレイン電極及びソース電極が形成されており、少なくとも、ソース電極とドレイン電極とが形成されている部分の間の半導体層に構成されているチャンネル部上に、前記非晶質構造を有する炭素膜が保護層として配置されている、請求項1～3の何れかに記載の半導体素子。

【請求項5】 前記半導体素子が電界効果型トランジスタであり、前記電極としてゲート電極、ソース電極及びドレイン電極が形成されており、かつ前記ソース電極及びドレイン電極上に絶縁材料層が形成されており、該絶縁材料層間において、非晶質構造を有する炭素膜が形成されている、請求項1～3の何れかに記載の半導体素子。

【請求項6】 前記半導体層の保護層が形成されている側とは反対側の面にヒートシンクが接合されている、請求項1～5の何れかに記載の半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放熱効果を高めるための構造が素子表面側に備えられた半導体素子に関し、例えば、高出力トランジスタのように発熱量が比較的大きく、従って、発生した熱量を効果的に放散し得る構造が求められる用途に適した半導体素子に関する。

【0002】

【従来の技術】 高出力トランジスタなどの半導体素子では、発熱による特性の劣化を防止するためにヒートシンクなどを用いた放熱構造が設けられていることが多い。例えば、高出力の電界効果型トランジスタでは、チャンネル部における発熱が著しいため、チャンネル部の温度を、例えば50℃以下のように、ある温度以下に保つために、種々の放熱構造が提案されている。これを、図14及び図15を参照して説明する。

【0003】 図14は、従来の半導体素子の一例として

の電界効果型トランジスタを説明するための断面図である。電界効果型トランジスタ1は、GaAsなどの半導体材料よりなる半導体層2の上面にゲート電極3、ソース電極4及びドレイン電極5を形成した構造を有する。半導体層2上には、電極3～5を覆うように、SiN膜またはSiO₂膜などからなる熱導電性が低い絶縁膜6が形成されている。また、半導体層2の下面には、銅などの熱伝導性に優れた金属材料よりなるヒートシンク7が接合されている。

【0004】 電界効果型トランジスタ1では、動作に際し半導体層2内のチャンネル部2aが発熱する。発生した熱量は、放熱効果に優れたヒートシンク7を介して放散される。しかしながら、半導体層2の厚みは約数十μm～数百μm程度と厚く、チャンネル部2aからヒートシンク7までの距離がさほど短くないため、熱放散効果は十分でなく、特に高出力型の電界効果型トランジスタでは、チャンネル部をトランジスタ特性の劣化を引き起こさない温度に維持することが困難であるという問題があった。

【0005】 電界効果型トランジスタ1の表面側、すなわち半導体層2の電極3～5が設けられている側では、チャンネル部2aから素子表面1aまでの距離が比較的短い。従って、表面1a側から熱を放散する構造を設ければ、電界効果型トランジスタの放熱効果を高め得ると考えられる。

【0006】 図15は、素子表面側からの放熱を促進する構造が設けられた従来の半導体素子を示す断面図である。ここでは、電界効果型トランジスタ1がヒートシンク7上に上下逆転されて取り付けられている。すなわち、半導体層2の下面に、ゲート電極3、ソース電極4及びドレイン電極5が形成されている。ソース電極4及びドレイン電極5は、それぞれ、図示のようにSiN膜やSiO₂膜などからなる絶縁膜6を貫き下方に延ばされている。そして、ソース電極4及びドレイン電極5の下端がヒートシンク7に接合されている。

【0007】 図15に示した電界効果型トランジスタ8では、チャンネル部2aで発生した熱は、半導体よりも熱導電性が高い電極材料を介してヒートシンク7に伝達される。他方、ソース電極4及びドレイン電極5とヒートシンク7との間の距離は、半導体層2の厚みよりも小さい。従って、図14に示した電界効果型トランジスタ1の場合に比べてチャンネル部2aで発生した熱をより効果的に放散させることができる。

【0008】 しかしながら、チャンネル部2aで発生した熱は、ソース電極4及びドレイン電極5に伝達されるまでは、半導体層2内を半導体層2の表面と平行な方向にすなわち、横方向に伝搬する。従って、出力の大きな電界効果型トランジスタの場合には、放熱効果がなお十分ではなく、かつ動作の安定性が損なわれるという問題があった。

【0009】よって、本発明の目的は、特性の劣化を引き起こし難く、半導体素子表面側から効果的に熱を放散し得る構造を備えた半導体素子を提供することにある。

【0010】

【課題を解決するための手段】本発明の広い局面によれば、半導体層と、半導体層上に形成された電極と、半導体層上の電極を被覆するように形成された保護層とを備える半導体素子において、上記半導体層の少なくとも発熱部分の上方において、保護層が非晶質構造を有する炭素膜を有するように構成されていることを特徴とする半導体素子が提供される。

【0011】本発明にかかる半導体素子では、半導体素子の表面側に設けられる保護層の少なくとも一部が、上記非晶質構造を有する炭素膜により構成されている。非晶質構造を有する炭素膜とは、全体が非晶質構造である非晶質炭素膜だけでなく、部分的に炭素の微結晶部分が存在する非晶質炭素膜をも含むものとする。この非晶質構造を有する炭素膜は、後述の発明の実施形態の説明から明らかなように、従来から用いられている SiN 膜や SiO₂ 膜などに比べて十分な熱伝導性を有するため、半導体素子の発熱部分で発生した熱を半導体素子の表面側から効果的に放散させる。なお、半導体素子の表面とは、以下、半導体層上に電極が形成されている側の素子表面をいうものとする。

【0012】本発明の半導体素子では、上記非晶質構造を有する炭素膜は、保護層の少なくとも一部を構成しているが、なかでも、半導体層の少なくとも発熱部分の上方に配置される。ここでは、発熱部分とは、半導体素子の構造にもよるが、動作させたときに発熱する部分を言い、例えば電界効果型トランジスタでは、チャンネル部を指す。本発明の半導体素子では、半導体層の少なくとも発熱部分の上方において、保護層が、非晶質構造を有する炭素膜を有するように構成されており、該非晶質構造を有する炭素膜の熱伝導性が高く、さらに半導体層に比べて薄いので、半導体素子の表面側から発熱部分において発生した熱が効果的に放散される。すなわち、本発明にかかる半導体素子は、素子表面側に保護層として設けられている絶縁材料層の一部に、上記非晶質構造を有する炭素膜を用いたことにより、素子表面側からの熱放散性を高めたことに特徴を有する。

【0013】本発明の特定の局面では、上記非晶質構造を有する炭素膜は、素子表面側に比べて、半導体層側が水素含有濃度が高くなるように傾斜機能構造を有するように構成される。この場合、非晶質構造を有する炭素膜の半導体層側とは、半導体層に直接接している面側だけでなく、非晶質構造を有する炭素膜と半導体層との間に他の材料層、例えば、絶縁材料よりなる中間層が形成されている場合には、該中間層と接触する側をいうものとする。

【0014】非晶質構造を有する炭素膜が、上記傾斜機

能構造を有する場合には、非晶質構造を有する炭素膜の半導体層側の水素含有濃度が高くされているため、半導体層側における内部応力が低減される。従って、非晶質構造を有する炭素膜を下地となる半導体層や他の材料層上に形成するに際し、内部応力の低減により、下地となる半導体層や他の材料層の反りを防止することができる。とともに、非晶質構造を有する炭素膜の剥離を効果的に防止することができる。

【0015】また、本発明にかかる半導体素子では、非晶質構造を有する炭素膜と、半導体層との間に絶縁材料よりなる中間層が形成されていてもよく、この場合には、該中間層と非晶質構造を有する炭素膜とにより前記保護層が構成されることになる。

【0016】本発明のある限定的な局面によれば、上記半導体素子は電界効果型トランジスタであり、半導体層上に、電極としてゲート電極、ドレイン電極及びソース電極が形成されており、少なくとも、ソース電極とドレイン電極とが形成されている部分間の半導体層に構成されているチャンネル部上に、上記非晶質構造を有する炭素膜が保護層として配置されている半導体素子が提供される。この場合、動作に際しチャンネル部が発熱したとしても、発生した熱は、上記非晶質構造を有する炭素膜を介して素子表面側から効果的に放散される。

【0017】また、本発明の別の限定的な局面によれば、上記半導体素子が電界効果型トランジスタであり、上記電極としてゲート電極、ソース電極及びドレイン電極が形成されており、かつソース電極及びドレイン電極上に絶縁材料層が形成されており、該絶縁材料層間において非晶質構造を有する炭素膜が配置されている半導体素子が提供される。この構造においても、熱伝導性に優れた非晶質構造を有する炭素膜が、ソース電極及びドレイン電極上に形成された絶縁材料層間に配置されており、従って、ソース電極とドレイン電極との間のチャンネル部上に非晶質構造を有する炭素膜が配置されることになるため、チャンネル部で発生した熱が非晶質構造を有する炭素膜を介して素子表面側から効果的に放散される。

【0018】上記のように、チャンネル部上に非晶質構造を有する炭素膜を保護層として配置した構造、並びにソース電極及びドレイン電極上に絶縁材料層を形成し、該絶縁材料層間に非晶質構造を有する炭素膜を配置した構造の何れにおいても、非晶質構造を有する炭素膜に前述した傾斜機能構造を与えてもよく、また非晶質構造を有する炭素膜と半導体層との間に上記絶縁材料よりなる中間層を形成したもよい。

【0019】さらに、本発明の半導体素子では、保護層が形成されている側とは反対側の面にヒートシンクが接合されていてもよく、それによって半導体素子の裏面側から熱を効果的に放散させることができる。

【0020】

【発明の実施の形態】以下、図面を参照しつつ本発明に

かかる半導体素子の実施例を説明する。図1は、本発明の第1の実施例にかかる半導体素子を説明するための断面図である。本実施例は、電界効果型トランジスタに適用したものであり、半導体素子11は、半導体層12上に、ゲート電極13、ソース電極14及びドレイン電極15を形成した構造を有する。

【0021】半導体層12は、厚みが30～100 μ m程度であり、GaAsやSi系半導体材料により構成されており、ソース電極14とドレイン電極15との間のチャンネル部12aが動作に際して発熱する領域となる。

【0022】ゲート電極13は、例えばAu/Pd/Ti三層構造材等の金属材料により、ソース電極14及びドレイン電極15は、例えばAu/Ni二層構造やAu-Ge合金などの金属材料により構成されている。

【0023】半導体層12上には、3000～10000 \AA 程度の厚みの非晶質構造を有する炭素膜16が形成されている。非晶質構造を有する炭素膜16は、本実施例では保護層と、放熱機能を与える層の双方の機能を有

	非晶質炭素膜	TiN	Al ₂ O ₃	SiC	Si ₃ N ₄	SiO ₂ (石英ガラス)
硬度(Hv)	3000以上	2000	2200	2600	1800	約500
摩擦係数	0.18	0.45	0.2	0.6	0.7	
熱伝導率 (W/m \cdot k)	400～ 1000	20～29	20	63～83	17～25	1.3

【0028】表1から明らかなように、非晶質構造を有する炭素膜は、熱伝導率が400～1000W/m \cdot kと、Si₃N₄膜やSiO₂膜に比べて1桁以上熱伝導率が高い。従って、厚みが薄い保護層に非晶質構造を有する絶縁膜を用いることにより、熱を効果的に放散し得ることがわかる。なお、非晶質構造を有する炭素膜の熱伝導率が400～1000W/m \cdot kと幅があるのは、非晶質構造を有する炭素膜の水素含有濃度の違いによるものである。

【0029】上記のように、本実施例では、熱伝導率が極めて高い非晶質構造を有する炭素膜16により保護層が構成されているため、チャンネル部12aに近い素子表面側から効果的に熱を放散させることができる。しかも、素子裏面側においても、発生した熱がヒートシンク18から効果的に放散され得る。

【0030】さらに、本実施例では、非晶質構造を有する炭素膜16は、前述したように、素子表面側に比べて、半導体層12側が水素含有濃度が高くなるように厚み方向に傾斜機能構造を有する。従って、半導体層12上に、半導体層12に反りを生じさせることなく成膜することができ、かつ非晶質構造を有する炭素膜16の剥離が生じ難い。これを、図2～図8を参照して説明する。

【0031】図2は、非晶質構造を有する炭素膜を基板

するものとして構成されている。また、非晶質構造を有する炭素膜16は、後述するように厚み方向に傾斜機能構造を有するように構成されている。

【0024】上記半導体層12、ゲート電極13、ソース電極14、ドレイン電極15及び非晶質構造を有する炭素膜16から構成されるチップ17の裏面側にはヒートシンク18が接合されている。ヒートシンク18は、銅などの金属により構成されている。

【0025】本実施例の半導体素子11では、動作の際にチャンネル部12aが発熱するが、発生した熱は、非晶質構造を有する炭素膜16と、ヒートシンク18とにより放散され、それによってチャンネル部12aの温度を例えば50℃以下に安定に保つことができる。

【0026】非晶質構造を有する炭素膜と、他の絶縁性材料よりなる膜の特性を下記の表1に示す。

【0027】

【表1】

上に形成した状態を説明するための断面図である。基板20上に、非晶質構造を有する炭素膜21が形成されており、該非晶質構造を有する炭素膜21は、基板20から炭素膜21の表面に向けて連続的に水素濃度が低くなるような傾斜機能構造を有するように構成されている。このようにして、水素濃度が基板20側において高くされているため、基板20に接する側の内部応力や硬度が小さくされているため、基板20に反りを与えることなく非晶質構造を有する炭素膜21を形成することができ、かつ該非晶質構造を有する炭素膜21の剥離も生じ難い。

【0032】また、本発明における厚み方向に傾斜機能構造を有する炭素膜は、図2に示したように厚み方向に連続的に水素濃度が変化されているものに限定されず、図3に示す非晶質構造を有する炭素膜22のように、水素濃度が相対的に低い層22aと、水素濃度が相対的に高い層22bとを有するように階段状に水素濃度が変化されて傾斜機能構造が設けられていてもよい。

【0033】また、上記傾斜機能構造を階段状に形成される場合、図3に示した2層構造のものに限定されず、3層以上の多層構造として傾斜機能構造を設けてもよい。上記のような傾斜機能構造を有する非晶質炭素膜の形成は、例えば図4に示すECRプラズマCVD装置を用いて行うことができる。図3を参照して、真空チャン

バ31の内部にはプラズマ発生室32と、基板20が配置される反応室が設けられている。プラズマ発生室32には、導波管33の一端が取り付けられており、導波管33の他端にはマイクロ波供給手段34が設けられている。マイクロ波供給手段34で発生したマイクロ波が、導波管33及びマイクロ波導入窓35を通して、プラズマ発生室32に導かれる。

【0034】プラズマ発生室32には、プラズマ発生室32内にアルゴン(Ar)ガス等の放電ガスを導入させるための放電ガス導入管36が設けられている。また、プラズマ発生室32の周囲には、プラズマ磁界発生装置37が設けられている。真空チャンバ31内の反応室には、ドラム状の基板ホルダー38が図4の紙面に垂直な回転軸のまわりを回転し得るように設けられている。基板ホルダー38には、モーター(図示せず)が連結されている。基板ホルダー38の外周面には、複数の基板20が等しい間隔で装着されている。基板ホルダー38には、高周波電源39が接続されている。

【0035】また、基板ホルダー38の周囲には、金属製の筒状のシールドカバー40が基板ホルダー38から所定の距離を隔てて設けられている。シールドカバー40は、アース電位に接続されている。

【0036】シールドカバー40には、開口部41が形成されており、開口部41を通り、プラズマが基板20に放射されるように構成されている。真空チャンバ31内には、反応ガス導入管42が設けられている。反応ガス導入管42の先端は、開口部41の上方に位置している。

【0037】図5は、上記反応ガス導入管42の先端部分近傍を示す平面図である。図5を参照して、反応ガス導入管42は、外部から真空チャンバ内にCH₄ガスを導入するガス導入部42aと、ガス導入部42aに対して垂直方向に接続されたガス放出部42bとを有する。ガス放出部42bは、基板ホルダー38の回転方向Aに対して垂直方向に配置されており、かつ開口部41の上方の回転方向上流側に位置するように設けられている。ガス放出部42bには、下方に向けて約45°の方向に複数の孔43が形成されている。複数の孔43が設けられているため、CH₄ガスが、該孔43からほぼ均等に放出される。

【0038】上記装置を用い、基板20上に、図2に示した非晶質構造を有する炭素膜を形成する方法の一例を具体的に説明する。まず、真空チャンバ31内を例えば $10^{-5} \sim 10^{-7}$ Torrに配置し、基板ホルダー38を所定の速度で回転させる。次に、放電ガス導入管36からArガスを 5.7×10^{-4} Torrで供給し、マイクロ波供給手段34から、2.45MHz、100Wのマイクロ波を供給し、プラズマ発生室32内に発生したArプラズマを基板20の表面に放射する。これと同時に、反応ガス導入管42からCH₄ガスを 1.3×10

$^{-3}$ Torrで供給しつつ、13.56MHzの高周波電力を基板ホルダー38に印加する。高周波電力の印加に際しては、図6に示すように、基板に発生する自己バイアス電圧が成膜初期において0Vであり、成膜終了時の15分後において-150Vとなるように高周波電力を調整しつつ印加した。

【0039】上記の工程により、基板20上に、膜厚3000Åの非晶質構造を有する炭素膜20を形成することができた。図7は、基板ホルダーに発生する自己バイアス電圧と、該自己バイアス電圧のときに形成される非晶質構造を有する炭素膜の硬度、内部応力及び水素濃度との関係を示す図である。これらの測定値は、図4に示す装置において、基板ホルダー38に発生する自己バイアス電圧を一定にした条件で非晶質構造を有する炭素膜を形成し、得られた炭素膜の各特性を測定することにより得た数値である。また、図7における各特性は、自己バイアス電圧を変化させて非晶質構造を有する炭素膜を形成し、各特性値を測定することにより、これらの関係を求めて作製したものである。

【0040】図7から明らかなように、自己バイアス電圧を変化させることにより、硬度、内部応力及び水素濃度を変化させ得ることがわかる。従って、非晶質構造を有する炭素膜21の形成に際し、自己バイアス電圧を0から-150Vに変化させることにより、厚み方向に傾斜機能構造を有する炭素膜を形成し得ることがわかる。すなわち、非晶質構造を有する炭素膜の基板20側の界面近傍において、水素含有濃度が高く、表面側において水素含有濃度が低くなるように傾斜機能構造を与えれば、基板20との界面近傍における硬度及び応力を低めることができ、基板20に対する非晶質構造を有する炭素膜21の密着性を高め得ることがわかる。

【0041】次に、図3に示した2層構造の非晶質構造を有する炭素膜22の形成方法の一例を説明する。炭素膜の形成条件は、自己バイアス電圧以外は、上述した炭素膜21の形成の場合と同様とした。自己バイアス電圧については、図8に示すように、成膜開始から5分後までの5分間について0Vとし、その後の15分後までの間の10分間は-150Vとした。このような工程により、基板20上に、膜厚3000Åの非晶質構造を有する炭素膜22を形成した。この場合、自己バイアス電圧0Vに形成された層が、図3に示した相対的に水素含有濃度が高い非晶質炭素膜22aとなり、自己バイアス電圧-150Vで形成した層が非晶質炭素膜層22bとなる。

【0042】上記のように、図4及び図5を参照して説明した装置を用いることにより、厚み方向に傾斜機能構造を有する非晶質炭素膜21、22を形成することができ、その場合、下地の基板20に対する密着性が十分であり、下地の基板20の反り等が生じ難いことがわかる。

【0043】図1に戻り、上述した実施例の半導体層11では、非晶質構造を有する炭素膜16は、図2に示した非晶質構造を有する炭素膜21と同様に構成されている。従って、図4及び図5を参照して説明した装置を用い、かつ前述した方法を実施例することにより、半導体層12に対する密着性に優れ、かつ半導体層12の反りが生じ難い、非晶質構造を有する炭素膜16を形成し得ることがわかる。

【0044】次に、第1の実施例にかかる半導体素子1において、チャネル部の発熱に伴う熱が素子表面側から効果的に放散されることを、具体的な実験例に基づき説明する。

【0045】図1に示した第1の実施例の半導体素子11を、下記の具体的な条件で作製した。すなわち、半導体層12として、100 μ mの厚みのGaAs層、ゲート電極13としてAu/Pd/Ti三層構造を有する厚み5000Åの電極を、ソース電極14及びドレイン電極15として、Au/Ni二層構造よりなる厚み2000Åの電極を形成し、ゲート幅1m当たり100mAの電流が流れ得る電界効果型トランジスタを構成した。保護層として、厚み5000Åの非晶質構造を有する炭素膜16を前述した方法に従って、自己バイアス電圧を0〜150Vの間で変化させて作製した。また、ヒートシンク18については、銅リードフレームを用いた。

【0046】上記のようにして得られた半導体素子11を動作させ、その素子表面温度を放射温度計で測定した。結果を図9に示す。図9における横軸の位置は、図9の下方に示す半導体素子の非晶質構造を有する炭素膜16の一端から他端までの位置を示す。

【0047】比較のために、図14に示した従来の半導体素子1についても、同様にして動作させて表面温度を測定し、図15に結果を示した。なお、比較のために用意した半導体素子1では、保護膜6をSiN膜で構成したことを除いては、半導体素子11と同様にして構成した。

【0048】図9及び図15から明らかなように、従来の半導体素子1では、チャネル部2aの上方において素子表面温度が50℃程度と高く、かつ保護膜6の領域によって表面温度に著しい差のあることがわかる。従って、チャネル部における発熱を、素子表面側から十分に放散させ得ないことがわかる。

【0049】これに対して、第1の実施例にかかる半導体素子11では、非晶質構造を有する炭素膜の部分的な表面温度差が少なく、かつチャネル部の上方においても、表面温度が34℃程度と低いことがわかる。従って、半導体素子11の表面側からチャネル部で発生した熱を効果的に放散していることがわかる。

【0050】第2の実施例

図10は、本発明の第2の実施例にかかる半導体素子を説明するための断面図である。図10において、半導体

素子51は、電界効果型トランジスタに適用したものであり、第1の実施例の半導体素子11と異なるところは、保護層の構成にあり、その他の点は同一であるため、第1の実施例と同一部分については、同一の参照番号を付することによりその説明は省略する。

【0051】第2の実施例にかかる半導体素子51が異なるところでは、保護層が、ソース電極14及びドレイン電極15上に形成されている絶縁材料層52、53と、絶縁材料層52、53間に形成された非晶質構造を有する炭素膜54とにより構成されていることにある。図10から明らかなように、非晶質構造を有する炭素膜54は、絶縁材料層52、53間に配置されているが、端部において絶縁材料層52、53の上面に至るように形成されている。

【0052】絶縁材料層52、53は、SiNやSiO₂などの従来より半導体素子の絶縁膜として慣用されている適宜の材料で構成することができ、その厚みは、通常、3000〜10000Å程度とされる。また、非晶質構造を有する炭素膜54についても同様の厚みとされている。

【0053】もっとも、本実施例では、非晶質構造を有する炭素膜54は、チャネル部12aが設けられている領域上にだけ存在する。しかしながら、半導体素子51において動作に際し発熱する部分はチャネル領域12aであるため、チャネル領域12aの上方において保護層の一部が非晶質構造を有する炭素膜55で構成されているので、第1の実施例の場合と同様に素子表面側から、発熱部分すなわちチャネル部12aで発生した熱を効果的に放散することができる。これを、図11を参照して具体的な実験例に基づき説明する。

【0054】図11は、第2の実施例にかかる半導体素子51を、図9に示した第1の半導体素子11の場合と同様にして構成し、その素子表面温度を測定した結果を示す図である。半導体素子51の作製にあたっては、図9に示した半導体素子11の場合と同様とし、ただし、電極14、15上に厚み5000ÅのSiO₂よりなる絶縁材料層52、53を形成し、さらに同じく厚み5000Åの厚み方向に傾斜機能構造を有する非晶質構造を有する炭素膜54を形成した。この傾斜機能構造を有する炭素膜54の形成方法は、図1に示した半導体素子11における非晶質構造を有する炭素膜16と同様とした。図11から明らかなように、第1の実施例の場合に比べてチャネル部上方における素子表面温度が若干高くなるものの、全体として表面温度分布のばらつきが少なく、かつチャネル部12a上における素子表面温度が35℃程度と、従来の半導体素子1の場合（図15参照）に比べて低め得ることがわかる。よって、第2の実施例においても、素子表面側からチャネル部12aで発生した熱を効果的に放散し得ることがわかる。

【0055】変形例

上述した第1、第2にかかる半導体素子11、51では、非晶質構造を有する炭素膜が、半導体層上に直接形成されていたが、図12及び図13にそれぞれ、断面図で示すように、非晶質構造を有する炭素膜と、半導体層12との間に絶縁材料よりなる中間層61、62を形成してもよい。

【0056】図12は、第1の実施例にかかる半導体素子11において上記中間層61を形成した変形例を示し、ここでは、厚み50～500Å程度の中間層61が形成されている。この中間層を構成する材料としては、従来より半導体素子において絶縁膜材料として慣用されている適宜の材料、例えば酸化シリコン膜、窒化シリコン膜、窒化アルミニウム膜などを用いることができる。

【0057】同様に、図13に示す構造では、第2の実施例において非晶質構造を有する炭素膜54と半導体層12との間に同じく厚み50～500Å程度の中間層62が形成されている。中間層62についても、中間層61と同様に材料で構成することができる。

【0058】図12及び図13に示した変形例では、非晶質構造を有する炭素膜16、54と半導体層12との間に、上記中間層61、62が形成されているが、この場合においても、中間層の厚みが50～500Å程度と比較的薄いため、やはりチャネル部12aで発生した熱をチャネル部の上方に位置している非晶質構造を有する炭素膜16、54により効果的に素子表面側に放散させることができる。

【0059】また、前述してきた第1、第2の実施例及び上記変形例では、何れの場合においても、非晶質構造を有する炭素膜16、54において、上記特定の傾斜機能構造が与えられていたが、傾斜機能構造を有しない、水素含有濃度が厚み方向において均一な非晶質構造を有する炭素膜を用いてもよい。この場合には、例えば、図4及び図5を参照して説明した装置を用いて非晶質構造を有する炭素膜を形成する場合、上記自己バイアス電圧は一定とすればよく、例えば、-50Vとすることにより、水素含有濃度が23%の均一な非晶質構造を有する炭素膜を形成することができる。この場合においても、非晶質構造を有する炭素膜の水素含有濃度が23%であるため、その熱伝導率は700W/m・k程度と、Si₃N₄膜やSiO₂膜に比べて熱伝導率が極めて高い。従って、素子表面からチャネル部で発生した熱を効果的に放散させることができる。

【0060】また、上述してきた実施例及び変形例は、電界効果型トランジスタに適用したものであるが、本発明は、電界効果型トランジスタ以外の他の半導体素子、特に動作に際して発生する熱量が大きい適宜の出力トランジスタなどに好適に使用することできることを指摘しておく。

【0061】

【発明の効果】本発明のかかる半導体素子の広い局面に

よれば、半導体素子の少なくとも発熱部分の上方において、保護層が非晶質構造を有する炭素膜を有するように構成されているため、該非晶質構造を有する炭素膜の熱伝導率が高く、かつ素子表面と発熱部分との間の距離が短いため、発熱部分で発生した熱を半導体素子の表面側から効果的に放散させることができる。従って、例えば、高出力トランジスタなどのように発熱量の大きな半導体素子に利用した場合であっても、安定に動作し得る半導体素子を構成することが可能となる。

【0062】また、上記非晶質構造を有する炭素膜において、素子表面側に比べて半導体層側が水素含有濃度が高くなるように構成した場合には、半導体層側において非晶質構造を有する炭素膜の硬度及び内部応力が低減されるため、下地となる半導体層や他の層に反りを生じることなく、かつ下地に対する密着性に優れた非晶質構造を有する炭素膜を形成することができる。

【0063】また、非晶質構造を有する炭素膜と、半導体層との間に絶縁材料よりなる中間層を形成した場合には、保護層が中間層及び非晶質構造を有する炭素膜により構成されるが、この場合であっても、中間層の厚みがかなり薄いため、非晶質構造を有する炭素膜の高熱伝導性を利用して、同様に半導体素子表面から発熱部分で発生した熱を効果的に放散させることができる。加えて、中間層を形成した構造では、非晶質構造を有する炭素膜の形成にあたり、該炭素膜の内部応力が半導体層に直接加わり難いため、中間層を構成する絶縁材料を選択することにより、より一層密着性に優れた非晶質構造を有する炭素膜を形成することができるとともに、半導体層の反りを防止することができる。

【0064】半導体素子が電界効果型トランジスタであり、少なくともチャネル部上に非晶質構造を有する炭素膜が保護層として配置されている構成の場合には、上記非晶質構造を有する炭素膜によりチャネル部で発生した熱が素子表面側に効果的に放散されるため、出力を高めた場合であっても安定に動作し得る電界効果型トランジスタを提供することができる。

【0065】同様に、電界効果型トランジスタであり、ソース電極及びドレイン電極上に絶縁材料層を形成し、絶縁材料層間に非晶質構造を有する炭素膜を形成した構造においても、ソース電極とドレイン電極との間のチャネル部の上方に非晶質構造を有する炭素膜が位置することになるため、チャネル部で発生した熱を素子表面側に効果的に放散させることができる。従って、出力を高めた場合であっても安定に動作し得る電界効果型トランジスタを提供することができる。

【0066】さらに、本発明において半導体層の上記保護層が形成されている側とは反対側の面にヒートシンクを接合した構造では、ヒートシンクにより半導体素子の裏面側からも熱が放散されるため、発熱部分における温度上昇をより一層抑制することができる。従って、例え

ば出力トランジスタでは、トランジスタのより一層の高出力化を果たすことができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例にかかる半導体素子を説明するための断面図。

【図2】厚み方向に水素含有濃度が連続的に変化している傾斜機能構造を有する炭素膜を説明するための断面図。

【図3】厚み方向に水素含有濃度が異なる層が積層されて傾斜機能構造が構成されている、非晶質構造を有する炭素膜を説明するための断面図。

【図4】傾斜機能構造を有する炭素膜を形成するためのECRプラズマCVD装置を説明するための概略構成図。

【図5】図4に示したECRプラズマCVD装置の開口部近傍を示す平面図。

【図6】成膜時間と自己バイアス電圧との関係を示す図。

【図7】(a)～(c)は、自己バイアス電圧と、硬度、内部応力及び水素濃度との関係を示す図。

【図8】図3に示した傾斜機能構造型の非晶質構造を有する炭素膜を形成するための成膜時間と自己バイアス電圧との関係を示す図。

【図9】第1の実施例の半導体素子における動作時の素子表面温度の分布を示す図。

【図10】第2の実施例にかかる半導体素子を説明するための断面図。

【図11】第2の実施例にかかる半導体素子における動作時の素子表面温度の分布を示す図。

【図12】第1の実施例にかかる半導体素子の変形例を説明するための断面図。

【図13】第2の実施例にかかる半導体素子の変形例を示す断面図。

【図14】従来の半導体素子の一例を示す断面図。

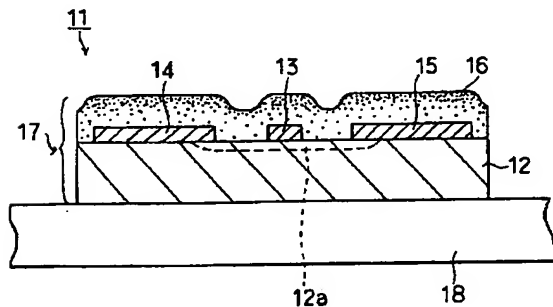
【図15】従来の半導体素子の他の例を示す断面図。

【図16】従来の半導体素子における素子表面温度の分布を示す図。

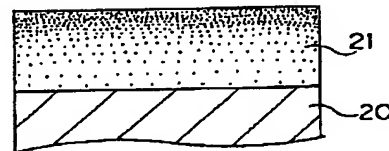
【符号の説明】

- 11…半導体素子
- 12…半導体層
- 13…ゲート電極
- 14…ソース電極
- 15…ドレイン電極
- 16…非晶質構造を有する炭素膜
- 17…素子チップ
- 18…ヒートシンク
- 51…半導体素子
- 52, 53…絶縁材料層
- 54…非晶質構造を有する炭素膜
- 61, 62…中間層

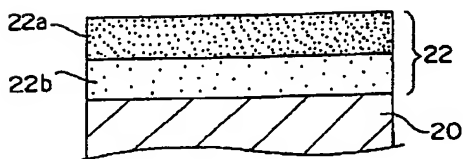
【図1】



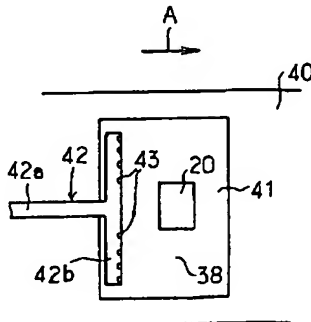
【図2】



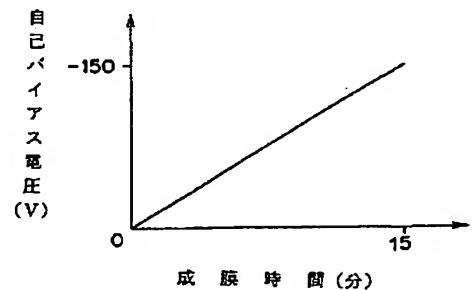
【図3】



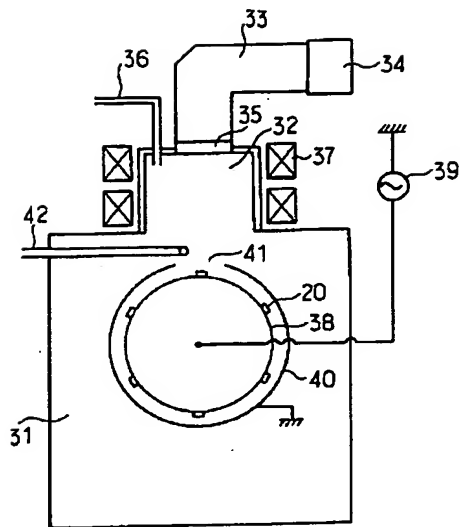
【図5】



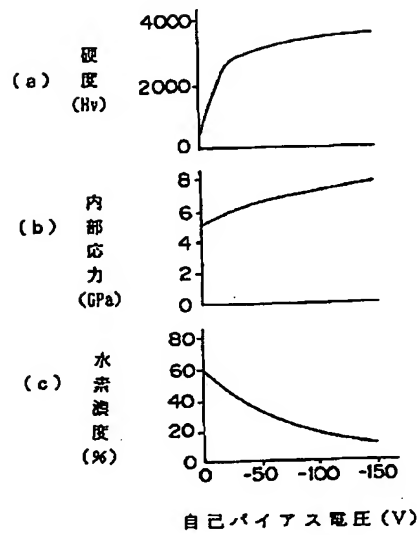
【図6】



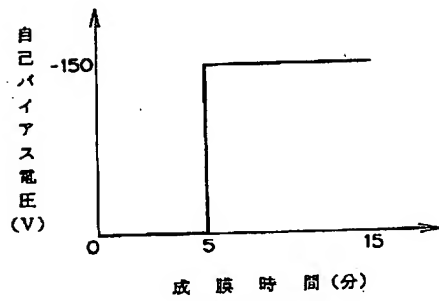
【図4】



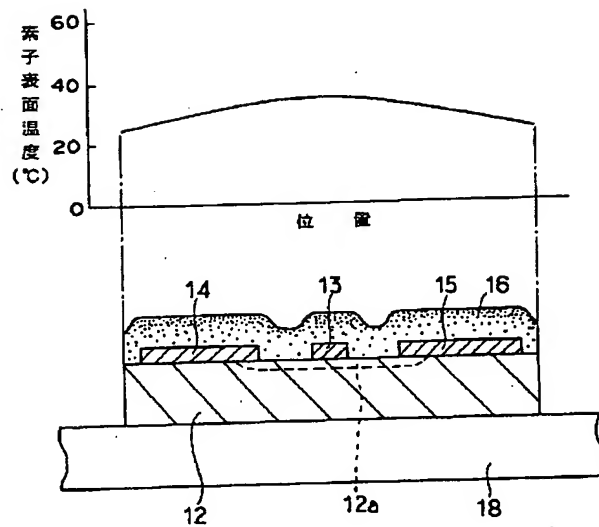
【図7】



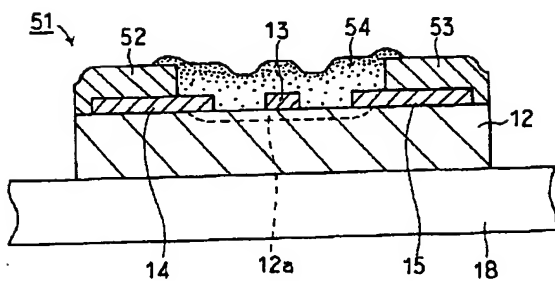
【図8】



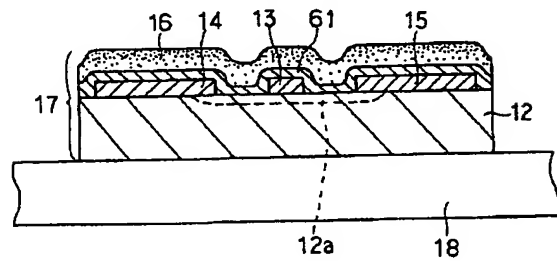
【図9】



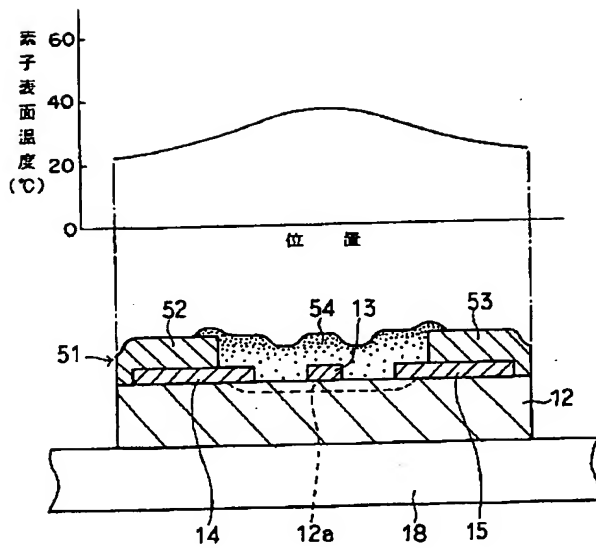
【図10】



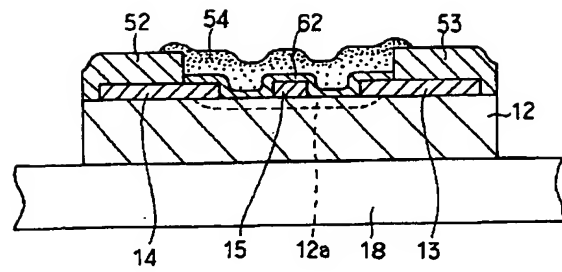
【図12】



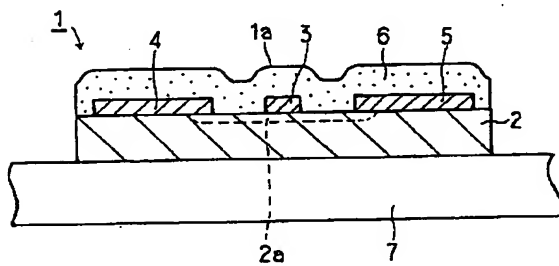
【図11】



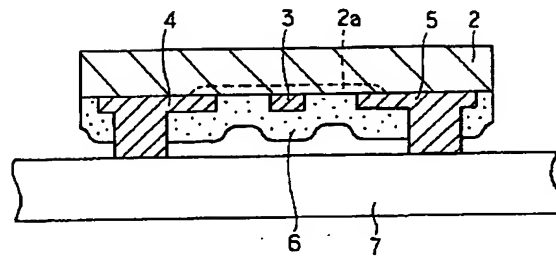
【図13】



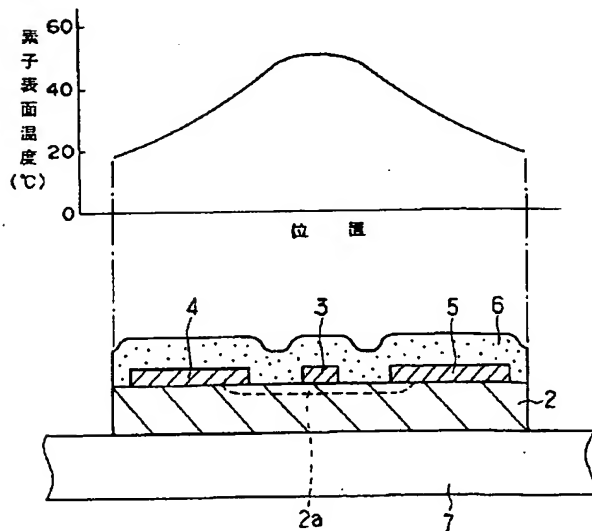
【図14】



【図15】



【図16】



フロントページの続き

(72)発明者 平野 均
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 蔵本 慶一
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 堂本 洋一
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内